**DISSENY DIGITAL BÀSIC 2021-2022**

***(dies 18,19,20,21,22 d’Octubre)***

***PRÀCTICA 1: Implementació de funcions lògiques***

**Treball a desenvolupar al laboratori:**

1. A l’entitat **and2** (definida al començament d’aquesta pràctica), afegiu-li una nova arquitectura per incorporar-li un retard de 3 ns (ara li direu **logicaretard**), de la mateixa forma que ho vàrem fer a la Pràctica 0 per la porta inversor.

De la mateixa forma que us vàrem demanar a la part autònoma d’aquesta pràctica 1, els ports d’entrada de les entitats seran **a** i **b** i la variable de sortida, **z**. Modifiqueu el banc de proves **bdp\_portes** (amb la seva arquitectura **test**) per afegir-hi i testar aquest segon dispositiu relacionat amb la porta **and2** (per exemple, DUT8, perquè serà el 8è element que introduireu).

1. Implementeu ara l’entitat i les arquitectures **logica** i **logicaretard** (retard de 3 ns) de la funció OR de 2 entrades (**or2**) i comproveu que el funcionament és el correcte. De la mateixa manera que per la porta **and2**, modifiqueu el banc de proves per comprovar el seu funcionament (heu d’incloure un DUT més, ara podria ser el DUT9).
2. Ara afegiu una arquitectura **logicaretard** per incloure un retard de 3 ns a les entitats inversor, AND i OR de 3 entrades i AND i OR de 4 entrades. Les entitats seran, respectivament, **inversor,** **and3**, **or3**, **and4** i **or4** i les arquitectures seran **logica** i **logicaretard**.
3. Modifiqueu el banc de proves **bdp\_portes** (i la seva arquitectura **test**) per incloure i testar el comportament simultani de **TOTES** les portes, per a les dues arquitectures que hem fet servir per a cada entitat (**logica** i **logicaretard**), fent servir el mateix esquema descrit a els apartats 1 i 2. Noteu que, al banc de proves, cada porta ha de tenir una sortida diferent (amb retard i sense retard). Això us donarà un total de 14 senyals de sortida diferents, 2 per cada tipus de porta (**inversor**, **and2**, **or2**, **and3**, **or3**, **and4** i **or4**). Aquests senyals de sortida podrien tenir els noms: sinv (sortida **inversor** amb arquitectura **logica**), sinv\_retard (sortida **inversor** amb arquitectura **logicaretard**), sand2 (sortida **and2** amb arquitectura **logica**), sand2\_retard (sortida **and2** amb arquitectura **logicaretard**)...
4. Ara genereu l’entitat **xor2** (porta **XOR** de dues entrades) amb les arquitectures **logica** i **logicaretard** (igual que abans, amb un retard de 3 ns). Els senyals d’entrada de l’entitat seran **a** i **b**. Modifiqueu de manera adient el banc de proves, afegint els DUTs corresponents i els senyals **sxor2**  i **sxor2\_retard**. Verifiqueu el funcionament del banc de proves, fent que els senyals d’entrada recorrin tots els valors possibles i comprovant que cada sortida dóna el que preveu el càlcul teòric.
5. Afegeix al codi del banc de proves unes poques línies de comentari, on indiques en quin interval de temps els senyals d’entrada al banc de proves agafen els valors: ent1=0, ent2=1, ent3=0 i ent4=1, i quins valors tenen cadascuna de les sortides.

**Recordeu que aquestes entitats, arquitectures i bancs de proves es faran servir en totes les properes pràctiques, per això es cabdal tenir tot acabat, verificat i funcionant.**

Els fitxers que haureu de pujar a través del campus virtual seran 2:

1. Un fitxer amb totes les entitats i arquitectures de les portes **inversor**, **and2**, **and3**, **and4**, **or2**, **or3,** **or4** i **xor2**). El nom del fitxer serà:

**P1b\_Cognom1\_Cognom2\_Nom\_01.vhd**. En el segon fitxer poseu el banc de proves d’aquestes portes lògiques, amb el nom **P1b\_Cognom1\_Cognom2\_Nom\_02.vhd**.

1. Un cop pujats els fitxers, no oblideu de picar “Enviar per avaluar”.

**Aquest treball l’haureu de pujar a través del campus virtual quan acabeu la vostra sessió de pràctiques, abans de l’hora de finalització de la vostra sessió de pràctiques. Els codis enviats fora del termini es corregiran però no s’avaluaran.**

**Recordeu que totes les trameses de fitxers es faran a través del campus virtual. NO ENVIEU ELS CODIS PER AVALUAR PER CORREU ELECTRÒNIC.**